

МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ
«ПОЛТАВСЬКА ПОЛІТЕХНІКА ІМЕНІ ЮРІЯ КОНДРАТЮКА»

ЗБІРНИК НАУКОВИХ ПРАЦЬ
за матеріалами X Всеукраїнської науково-практичної конференції
«ЕЛЕКТРОННІ ТА МЕХАТРОННІ СИСТЕМИ:
ТЕОРІЯ, ІННОВАЦІЇ, ПРАКТИКА»

20 грудня 2024 року



Полтава 2024

АРХІТЕКТУРА ПРОГРАМНО-КЕРОВАНОВОГО РАДІО

Програмно-кероване радіо (англ. *software-defined radio*, SDR) - це технологія радіозв'язку, що замінює апаратні компоненти програмним забезпеченням (рис. 1, 2), дозволяючи оновлювати та розширювати функціонал без фізичних змін обладнання [1]. Операції з обробки сигналів, як-от вибір каналів і модуляція/демодуляція, виконуються на процесорах загального призначення (англ. *general-purpose processors*, GPP), процесорах цифрової обробки сигналів (англ. *digital signal processor*, DSP), або на програмованих вентилях матрицях (англ. *field-programmable gate array*, FPGA) [1].

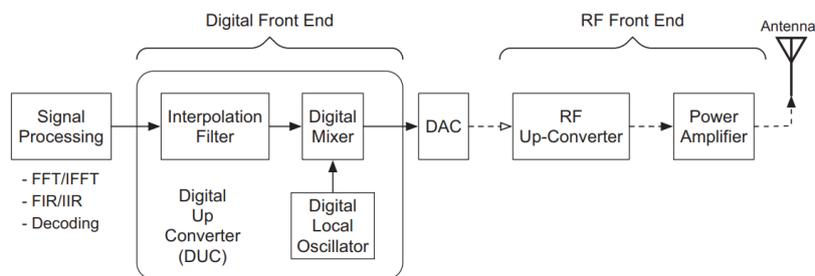


Рис. 1. SDR передавач

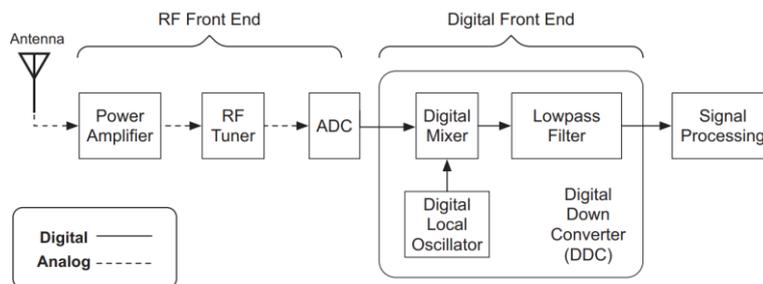


Рис. 2. SDR приймач

Антенна. SDR системи зазвичай мають декілька антен, що працюють у різних частотних діапазонах [3]. Для застосувань у SDR системах антени повинні відповідати декільком ключовим вимогам: вони мають бути *самоадаптивними* (здатними налаштуватися на різні частотні діапазони), здатними використовувати технології на кшталт *BeamForming* чи *Transmit BeamForming* та *самовідновлюваними* (здатними обходити електромагнітні перешкоди) [5].

Радіочастотний вхідний тракт (англ. *RF front-end*). Це радіочастотна схема, що виконує передачу/прийом сигналів на різних робочих частотах та перетворює їх на IF частоту або з неї. Робота може відбуватися в режимі передачі

(Tx), коли цифрові семпли (англ. *digital samples*) перетворюються на аналогові сигнали через ЦАП (англ. *DAC*), комбінуються з визначеною RF частотою та випромінюються, або в режимі прийому (Rx), коли антена захоплює RF сигнал, який підсилюється малошумним підсилювачем (МШП), а потім змішується із сигналом локального генератора, перетворюючись на IF частоту [1, 6].

ADC та DAC. Аналого-цифровий перетворювач (ADC) та Цифро-аналоговий перетворювач (DAC) виконують взаємодоповнюючі ролі в системі. DAC працює на стороні передачі, перетворюючи цифрові семпли в аналогові сигнали для передачі. На стороні приймача ADC перетворює неперервні сигнали у дискретні, закодовані у бінарному форматі. Продуктивність ADC вимірюється кількома параметрами, а саме: *співвідношення сигнал/шум, кількість бітів на семпл, SFDR, розсіювання потужності* [7, 8].

Цифровий вхідний тракт (англ. *digital front-end*). Цифровий вхідний тракт виконує дві функції [8]: корегує частоту дискретизації, для того щоб сторони, що комунікують, були синхронізовані. По-друге, він займається розділенням сигналу на канали, що включає підвищення частоти в передавачах та зниження частоти в приймачах, разом з фільтрацією каналів. Ці процеси використовують різні методи, такі як інтерполяція та фільтрація нижніх частот [1].

Обробка сигналу (англ. *signal processing*). Блок обробки сигналів, також відомий як блок базової смуги (англ. *baseband processing block*), виконує операції кодування/декодування, модуляцію/демодуляцію, причому найбільше обчислювальних ресурсів потребує декодер, а другим за ресурсоемністю компонентом є система перетворень FFT (англ. *Fast Fourier Transform*)/Inverse FFT [10, 11]. Цей блок є ядром технології SDR та зазвичай реалізується на спеціалізованих апаратних платформах, таких як FPGA, DSP, GPP та GPU [1].

Підходи до проектування. Підходи до проектування блоку базової смуги у SDR включають використання універсальних процесорів (GPP), графічних процесорів (GPU), цифрових сигнальних процесорів (DSP), програмованих користувачем вентилярних матриць (FPGA), а також комбінованих методів проектування.

Системи на базі GPP. Одні з перших SDR-платформ базувалися на універсальних процесорах (англ. *general purpose processor*, GPP), таких як x86/64 та ARM, використовуваних у Sora [13], KUAR [14] та USRP [12]. GPP зручні для програмування та відомі науковцям, а їхня продуктивність зросла завдяки CMOS-технологіям та паралелізму, проте вони потребують багато енергії та місця [1]. Комбінація GPP та GPU посилює обчислювальні можливості, але передача даних між ними знижує швидкість системи [15].

Системи на базі DSP. DSP можна розглядати як спеціалізовану підмножину підходів на базі GPP. Їхня архітектура ефективно виконує модуляцію, фільтрацію та кодування/декодування. Наприклад, Atomix [16] на основі DSP-чипа TMS320C6670 (Texas Instruments) є чудовим прикладом SDR, побудованих на DSP [17]. Ці чипи забезпечують високу продуктивність при низькому енергоспоживанні, а моделі TMS320C6657 і TMS320C6655 оснащені апаратними прискорювачами для функцій, що виконуються декодерами [18].

Системи на базі FPGA. Програмовані користувачем вентильні матриці (FPGA) є гнучким, перепрограмованим рішенням для SDR. Хоча FPGA споживають більше енергії та займають більше місця, ніж ASIC (англ. *application-specific integrated circuit*), їхня здатність до оперативних оновлень та низька вартість перепрограмування є вагомими перевагами. Водночас розробка під FPGA вимагає глибоких апаратних знань, що може ускладнити їх використання фахівцями з програмного забезпечення та ускладнити перехід від суто програмних підходів до ефективної апаратної реалізації [1].

Отже, програмно-кероване радіо (SDR) є перспективною технологією, що дозволяє значно підвищити гнучкість і функціональність радіосистем завдяки використанню програмного забезпечення замість апаратних компонентів. Основними перевагами SDR є можливість роботи на різних частотах, адаптивність, а також ефективна обробка сигналів через використання сучасних GPP, DSP та FPGA схем. Попри виклики, такі як енерговитрати і складність апаратної реалізації, SDR стає ключовим елементом у розвитку бездротових комунікацій завдяки своїй універсальності, масштабованості та здатності оновлюватися в реальному часі.

ЛІТЕРАТУРА:

1. Rami Akeela, Behnam Dezfouli. *Software-defined Radios: Architecture, state-of-the-art, and challenges*.
2. A. Haghghat, *A review on essentials and technical challenges of software defined radio, MILCOM 2002. Proceedings, (2002), pp. 377–382, <https://doi.org/10.1109/MILCOM.2002.1180471>.*
3. U.L. Rohde, T.T.N. Bucher, *Communications Receivers: Principles and Design, 4, McGraw-Hill Education, 1988*.
4. A. Haghghat, *A review on essentials and technical challenges of software defined radio, MILCOM 2002. Proceedings, (2002), pp. 377–382, <https://doi.org/10.1109/MILCOM.2002.1180471>.*
5. T.J. Roupheal, *RF And Digital Signal Processing for Software-Defined Radio: A Multi-Standard Multi-Mode Approach, Newnes, 2009*.
6. J.J. Carr, *The Technician's Radio Receiver Handbook : Wireless and Telecommunication Technology, Newnes, 2001*.
7. R. Walden, *Analog-to-digital converter survey and analysis, IEEE J. Sel. Areas Commun. 17 (4) (1999) 539–550, <https://doi.org/10.1109/49.761034>.*
8. T. Hentschel, M. Henker, G. Fettweis, *The digital front-end of software radio terminals, IEEE Pers. Commun. 6 (4) (1999) 40–46, <https://doi.org/10.1109/98.788214>.*
9. C. Bowick, J. Blyler, C.J. Ajluni, *RF Circuit Design, Newnes/Elsevier, 2011*.
10. F. Berns, G. Kreislermaier, N. Wehn, *Channel decoder architecture for 3G mobile wireless terminals, in: Proceedings Design, Automation and Test in Europe Conference and Exhibition, pp. 192–197. 10.1109/DATE.2004.1269229*.

11. P.-Y. ChiuehTzi-Dar and Tsai, *OFDM Baseband Receiver Design for Wireless Communications*, John Wiley & Sons, 2008.
12. Ettus research - networked software defined radio (SDR). [Online]. Available: <https://www.ettus.com/>
13. K. Tan, H. Liu, J. Zhang, Y. Zhang, J. Fang, G.M. Voelker, Sora: high-performance software radio using general-purpose multi-core processors, *Commun. ACM* 54 (1) (2011) 99, <https://doi.org/10.1145/1866739.1866760>.
14. G.J. Minden, J.B. Evans, L. Searl, D. DePardo, V.R. Petty, R. Rajbanshi, T. Newman, Q. Chen, F. Weidling, J. Guffey, D. Datla, B. Barker, M. Peck, B. Cordill, A.M. Wyglinski, A. Agah, *KUAR: a flexible software-defined radio development platform*, 2007 2nd IEEE International Symposium on New Frontiers in Dynamic Spectrum Access Networks, (2007), pp. 428–439, <https://doi.org/10.1109/DYSPAN.2007.62>.
15. K. Li, M. Wu, G. Wang, J.R. Cavallaro, *A high performance GPU-based softwaredefined basestation*, 48th Asilomar Conference on Signals, Systems and Computers, (2014), pp. 2060–2064
16. M. Bansal, A. Schulman, S. Katti, *Atomix: a framework for deploying signal processing applications on wireless infrastructure*, 12th USENIX Symposium on Networked Systems Design and Implementation (NSDI 15), (2015), pp. 173–188
17. TMS320C6670 Multicore Fixed and Floating-Point System-on-Chip | TI.com. [Online]. Available: <https://www.ti.com/product/tms320c6670>
18. SMJ320C80 Digital Signal Processor | TI.com. [Online]. Available: <http://www.ti.com/product/SMJ320C80>

ARCHITECTURE OF SOFTWARE-DEFINED RADIO

M. Bikchentayev, PhD Student,

B. Boriak, PhD

National University "Yuri Kondratyuk Poltava Polytechnic"

УДК 621.396.2

В.В. Руденко, аспірант

Національний університет «Полтавська політехніка імені Юрія Кондратюка»

ОГЛЯД СТАНДАРТУ БЕЗДРОТОВОГО ЗВ'ЯЗКУ LORAWAN

Наразі стрімко розвивається концепція "Інтернет Речей", раніше відома як M2M, або Machine-to-Machine. Велика кількість дрібних, часто однозадачних, пристроїв об'єднуються в одну мережу і будують цілу систему датчиків, виконавчих пристроїв, пристроїв моніторингу чи керування тощо. Забезпечення стійкої взаємодії і організації ефективної мережі між пристроями IoT є важливою і комплексною задачею.

Існує багато мережевих стандартів для IoT, наприклад ZigBee, Z-Wave, Thread, Matter. Сюди можна віднести і протокол Wi-Fi. Ці стандарти, як правило, використовуються в таких концепціях як розумний будинок, де велика кількість